

CMP1057 - Arquitetura de Computadores I

Lista de Exercícios - Memória Cache

Max Gontijo de Oliveira

1. Discorra brevemente sobre os seguintes métodos de acesso à dados na memória, informando como ocorre a busca de uma informação específica e relacionando isso ao tempo de acesso.
 - Acesso sequencial
 - Acesso direto
 - Acesso aleatório
 - Associativo
2. Fale brevemente sobre a relação que existe entre, capacidade, custo e tempo de acesso, quando se fala na hierarquia de memória.
3. Em poucas palavras, defina os seguintes princípios, que são os fortes argumentos que justificam a implementação de memória cache, e como se relacionam com a melhoria do desempenho do sistema computacional como um todo.
 - Princípio da localidade espacial.
 - Princípio da localidade temporal.
4. Considere que em um determinado sistema computacional, 90% dos acessos à memória requeridos pelo processador resultem em acertos na memória cache. Considere, ainda, que cada acesso à memória cache custe $0,07\mu s$ enquanto cada acesso à memória principal demande $0,2\mu s$. Qual será o tempo médio de acesso, considerando que todo acesso à memória principal exige, antes, um acesso à memória cache?
5. Considere que, em um sistema computacional com dois níveis de memória (cache e principal), cada acesso à memória cache custe $0,07\mu s$ enquanto cada acesso à memória principal custe $0,2\mu s$. Qual deveria ser a taxa de acerto mínima na cache para garantir que o tempo médio de acesso seja mais próximo do tempo de acesso à memória cache do que do tempo de acesso à memória principal? Considere que cada acesso à memória principal deva ser precedido de um acesso à memória cache para verificar a não existência da palavra antes.
6. Compare mapeamento de memória cache direto com o mapeamento associativo, explicitando vantagens e desvantagens. Apresente como a abordagem do mapeamento associativo em conjunto e como ele pode minimizar as desvantagens de cada um dos dois primeiros mapeamentos.
7. Para cada questão a seguir, considere as características descritas da situação e responda à(s) pergunta(s) relacionadas. Considere que a unidade mínima endereçável na memória principal é uma palavra (1 byte).
 - (a) • Endereço de acesso à memória principal é formado por 40 bits;
 - cada linha da memória cache tem 8 palavras;
 - capacidade de armazenamento de palavras na memória cache é de 4MB.

Responda:

1. Qual o tamanho máximo da memória principal pode ser endereçável nesse sistema?
2. Quantas linhas existem na memória cache?
3. Mostre como o endereço de uma palavra da memória principal seria mapeado para a memória cache utilizando mapeamento direto.
4. Mostre como o endereço de uma palavra da memória principal seria mapeado para a memória cache utilizando mapeamento associativo.

5. Mostre como o endereço de uma palavra da memória principal seria mapeado para a memória cache utilizando mapeamento associativo em conjunto, considerando conjuntos de 4 linhas.

- (b)
- Endereço de acesso à memória principal é formado por 32 bits;
 - cada linha da memória cache tem 4 palavras;
 - capacidade de armazenamento de palavras na memória cache é de 512KB.

Responda:

1. Qual o tamanho máximo da memória principal pode ser endereçável nesse sistema?
2. Quantas linhas existem na memória cache?
3. Mostre como o endereço de uma palavra da memória principal seria mapeado para a memória cache utilizando mapeamento direto.
4. Mostre como o endereço de uma palavra da memória principal seria mapeado para a memória cache utilizando mapeamento associativo.
5. Mostre como o endereço de uma palavra da memória principal seria mapeado para a memória cache utilizando mapeamento associativo em conjunto, considerando conjuntos de 2 linhas.

- (c)
- Endereço de acesso à memória principal é formado por 20 bits;
 - cada linha da memória cache tem 4 palavras;
 - deseja-se disponibilizar 8K linhas na memória cache.

Responda:

1. Qual o tamanho máximo da memória principal pode ser endereçável nesse sistema?
2. Qual deveria ser o tamanho da memória cache?
3. Mostre como o endereço de uma palavra da memória principal seria mapeado para a memória cache utilizando mapeamento direto.
4. Mostre como o endereço de uma palavra da memória principal seria mapeado para a memória cache utilizando mapeamento associativo.
5. Mostre como o endereço de uma palavra da memória principal seria mapeado para a memória cache utilizando mapeamento associativo em conjunto, considerando conjuntos de 2 linhas.